PAT-NO:

JP409213989A

DOCUMENT-IDENTIFIER: JP 09213989 A

TITLE:

PHOTO DIODE ARRAY MODULE

PUBN-DATE:

August 15, 1997

INVENTOR - INFORMATION: NAME SAKAKIBARA, KATSUTOSHI DOBASHI, MACHIO WADA, MORIO

ASSIGNEE - INFORMATION:

NAME

YOKOGAWA ELECTRIC CORP

COUNTRY

N/A

APPL-NO:

JP08018645

APPL-DATE: February 5, 1996

flip chip metiration

INT-CL (IPC): H01L031/10, H01L021/60

ABSTRACT:

PROBLEM TO BE SOLVED: To realize a photo diode array module which ensures high yield and high reliability and is reduced in size by flip-chip-bonding a signal read circuit to a photo diode array through solder bumps.

SOLUTION: A photo diode array 20 having photosensitive parts 21 of photo diodes disposed on the top face of a printed circuit board 40 and lead wires of these parts 21, signal lines and power line interconnection pattern formed on the board 40 is fixed to the board 40, a signal lead circuit 30 to lead signals

of the photosensitive parts 21 has an electrode forming area at one side and is disposed so that this electrode area faces the top face of the array 20 and connected through solder bumps to a pattern of the array 20 and the array 20 is connected to the board 40 by the wire bonding 50.

COPYRIGHT: (C) 1997, JPO

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公別番号

特開平9-213989

(43)公開日 平成9年(1997)8月15日

(51) Int.Cl.*	識別記号	庁内整理番号	ΡI			技術表示箇所
H01L 31/	10		H01L	31/10	Н	
21/	60 301			21/60	301N	

審査請求 未請求 請求項の数3 OL (全 4 頁)

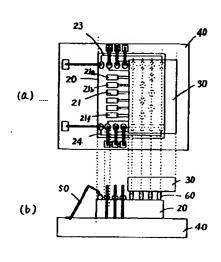
(21)出願番号	特膜平8 -18645	(71)出職人 000006507
		横河電機株式会社
(22) 出資日	平成8年(1996)2月5日	東京都武龍野市中町2丁目9番32号
		(72)発明者 榊原 勝利
		東京都武蔵野市中町2丁目9番32号 横流
		電機株式会社内
		(72)発明者 土橋 万知夫
		東京都武蔵野市中町2丁目9番32号 横流
		電機株式会社内
		(72)発明者 和田 守夫
		東京都武龍野市中町2丁目9番32号 横流
		電機株式会社内
		(74)代理人 弁理士 渡辺 正康

(54) 【発明の名称】 フォトダイオードアレイモジュール

(57)【要約】

【課題】フォトダイオードアレイに半田バンプを介して 信号読み出し回路をフリップチップボンディングし、高 い歩留りと高信頼性を確保すると同時に小型化されたフ ォトダイオードアレイモジュールを実現する。

【解決手段】上面に複数のフォトダイオードの受光部が配列されると共に前記受光部の引出し線ならびに信号線および電源線用の配線パターンが形成されたフォトダイオードアレイをプリント基板に固定し、一方の面に電極面が形成され前記受光部の信号を読み出すための信号読み出し回路をその電極面が前記フォトダイオードアレイの上面に対向するように配置して半田バンプを介して電極面を前記フォトダイオードアレイのパターンに接続し、前記フォトダイオードアレイと前記プリント基板とをワイヤボンディングにより接続する。



20: フォトダイオードアレー 21: 受皮施 23: 別由し施 25: 24: 保施ペテーン 30: 信号期今自し開始 48: プリント基板 50: ポンディンデフィヤ 88: 学師ペンプ 1

【特許請求の範囲】

【請求項1】上面に複数のフォトダイオードの受光部が 配列されると共に前記受光部の引出し線ならびに信号線 および電源線用の配線パターンが形成されたフォトダイ オードアレイをプリント配線されたプリント基板に固定 し、

一方の面に電極面が形成され前記フォトダイオードの受 光部の信号を読み出すための信号読み出し回路をその電 極面が前記フォトダイオードアレイの上面に対向するよ うに配置して半田バンプを介して電極面を前記フォトダ 10 イオードアレイのパターンに接続し、

前記フォトダイオードアレイと前記プリント基板とをワ イヤボンディングにより接続したことを特徴とするフォ トダイオードアレイモジュール。

【請求項2】前記信号読み出し回路は、その下面の2/ 3以上が前記受光部を避けてフォトダイオードアレイに 重なるように配置されたことを特徴とする請求項1記載 のフォトダイオードアレイモジュール。

【請求項3】前記信号読み出し回路は、その電極面の配 線パターンが信号読み出し回路の長手方向の各端にアナ 20 ログ信号用とデジタル信号用に分けられると共に、各半 田バンプの個数がアナログ信号用とデジタル信号用とで ほぼ同数となるようにし、かつ左右対称となるように配 置されたことを特徴とする請求項1記載のフォトダイオ ードアレイモジュール。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、光半導体回路の実 装構造に関し、詳しくは化合物半導体のフォトダイオー とそのフォトダイオードの信号を読み出しする集積回路 (シリコンのIC)を一体化したモジュールにおける各 エレメントの実装構造の改善に関するものである。

[0002]

【従来の技術】従来よりフォトダイオードアレイのモジ ュールとしては、図2に示すような構造のものがある。 図において、1はフォトダイオード2を複数個配列して なるフォトダイオードアレイ、4はフォトダイオード2 の各出力信号を読み出す信号読み出し回路である。

回路4は例えばプリント基板上にそれぞれ取り付けら れ、フォトダイオードアレイ 1 に設けられたフォトダイ オード2の各引出し線3の一端と信号読み出し回路4に 設けられた各電極バッド5とがアルミワイヤ6によるボ ンディングにより接続されている.

[0004]

【発明が解決しようとする課題】しかしながら、このよ うな構造では、電極パッド5の剥がれや、セカンドボン ディング時のマイクロクラックの発生などがあり、歩留 りと信頼性に問題があった。

【0005】また、半田バンプを用いたフリップチップ ボンディングを利用する構造、例えば図3に示すような 構造のものがある。図3において、2つのチップ10. 11はその電極面10a, 11aが上面になるようにプ リント基板12にそれぞれ搭載され、この2つのチップ にまたがると共に電極面が対向するようにして、接続用 チップ13を搭載し、半田バンプ14を介してチップ1 3をチップ10,11に接続している。なお、チップ1 0、11の各電極とプリント基板12のパッド12a、 12b間はワイヤボンディングにより接続されている。 【0006】しかしながら、図3に示すような構造にお いても、2つのチップ10,11の厚さの違いにより接 続用のチップ13と各チップとがうまく接続できないと か、接続時に応力が残るとかの欠点があり、やはり信頼 性に問題が残る。

2

【0007】本発明の目的は、このような点に鑑み、フ ォトダイオードアレイに半田バンプを介して信号読み出 し回路をフリップチップボンディングする簡単な実装構 造とすることにより、高い歩留りと高信頼性を確保する と同時に図2に示すようなワイヤボンディング構造に比 べより小型化することのできるフォトダイオードアレイ モジュールを提供することにある。

[0008]

【課題を解決するための手段】このような目的を達成す るために本発明では、上面に複数のフォトダイオードの 受光部が配列されると共に前記受光部の引出し線ならび に信号線および電源線用の配線パターンが形成されたフ ォトダイオードアレイをプリント配線されたプリント基 板に固定する。このフォトダイオードアレイの上に、一 ドを複数個アレイ状に配列したフォトダイオードアレイ 30 方の面に電極面が形成され前記フォトダイオードの受光 部の信号を読み出すための信号読み出し回路をその電極 面が前記フォトダイオードアレイの上面に対向するよう に配置し、半田バンプを介して電極面を前記フォトダイ オードアレイのパターンに接続する。前記フォトダイオ ードアレイと前記プリント基板とはワイヤボンディング により接続する。

【0009】フォトダイオードアレイをプリント基板に 固定する構造により、その間の熱抵抗を低く抑えること ができる。また、フォトダイオードアレイと信号読み出 【0003】フォトダイオードアレイ1と信号読み出し 40 し回路とを半田バンプを用いて接続することにより、電 極パッドの剥がれやマイクロクラックの発生を防ぐこと ができる.さらに、接続のための電極パッドが上下に重 なる構造としたため、その分モジュール面積は縮小され る.

[0010]

【 発明の実施の形態】以下図面を用いて本発明を詳しく 説明する。図1は本発明に係るフォトダイオードアレイ モジュールの一実施例を示す構成図であり、同図(a) は平面図、同図(b)は側面図である。

50 【0011】図において、20は化合物半導体のフォト

ダイオードアレイ、30はシリコンIC等の信号読み出し回路、40はプリント配線されたプリント基板であり、プリント基板40の上にフォトダイオードアレイ20を搭載し、更にその上に信号読み出し回路30を搭載したものである。

【0012】フォトダイオードアレイ20は、その上面に複数のフォトダイオードの受光部21a~21f(総称して21とする)が配列されると共に、電源線用と信号線用の複数の配線パターン23,24が敷設されている。各配線パターンの一端にあるパッドとプリント基板 1040の所定のパッドとはボンディングワイヤ50により接続される。なお、フォトダイオードアレイ20の下面は半田によりプリント基板40に接続されている。信号読み出し回路30は、その下面に電極面が形成され、半田バンプ60を介してフォトダイオードアレイ20のパターンとそれぞれ接続するようになっている。

【0013】このような構造における実装手順を以下に説明する。フォトダイオードアレイ20にアナログ信号用の配線パターン23(図では4本)とデジタル信号用の配線パターン24(図では4本)を予め形成しておく。また信号読み出し回路30には、フォトダイオードアレイ20の各配線パターンおよびフォトダイオードの受光部21からの引出し線22a~22f(総称して22とする)とそれぞれ接続する半田バンプ60を予め形成しておく。なお、アナログ信号用とデジタル信号用の配線パターンは長手方向の各端に分け、各半田バンプの数をほば同数にし、しかも左右対称となるように配置するのが望ましい。

【0014】このように形成されたフォトダイオードアレイ20の上面を上向きにしてアリント基板40にダイ 30 ボンディングする。次に、信号読み出し回路30を裏向きにしフォトダイオードの受光部21には被さらないようにフォトダイオードアレイ20の上面に重ね、半田バンプ60を介してフリップチップボンディングさせる。このとき、信号読み出し回路30のフォトダイオードアレイ20への重なり部分は、リフロー時にずれないようにするため、信号読み出し回路30の下面の約2/3以上とするのが望ましい。

【0015】その後フォトダイオードアレイ20の各パターンとプリント基板40のパターンとをワイヤボンデ 40ィングする。なお、上記実施例では説明を簡潔にするため、フォトダイオードアレイ20のフォトダイオードの個数や配線パターンの本数などは実際のものより少なくして概念的に説明してある。

【0016】このような構成において、フォトダイオードアレイ20の受光部21aに入射した光は光電流に変換され、配線パターン24のあるパターンを介して与え

られる制御クロックのあるタイミングに、半田バンプ6 0を介して信号読み出し回路30に読み取られる。読み 取られた信号は別の半田バンプ60を介して配線パター ン23の1つからワイヤ50の1つおよびプリント基板 40を経由して外部へ出力される。

4

【0017】次の制御クロック入力により信号読み出し回路30が駆動され、隣の受光部21bの光電流が別の半田バンプ、配線パターン、ワイヤを介して同様に読み取られ、出力される。他の受光部21c~21fについても上記と同様な動作によりその信号はプリント基板40より出力される。

【0018】なお、本発明の以上の説明は、説明および 例示を目的として特定の好適な実施例を示したに過ぎない。したがって本発明はその本質から逸脱せずに多くの 変更、変形をなし得ることは明らかである。

[0019]

【発明の効果】以上説明したように本発明によれば、次のような効果がある。

①半田バンプを用いたフリップチップボンディングを採 用することにより、ワイヤボンディング時に生ずる電極 パッドの剥がれやマイクロクラックの発生を防ぐことが できる。そのため高い歩留りと高信頼性を確保できる。 ②フォトダイオードアレイをプリント配線されたプリント基板に固定するため、その間の熱抵抗を低く抑えることができ、フォトダイオードアレイの温度制御を確実に 行うことができる。

③フォトダイオードの受光部が信号読み出し回路と重ならないように搭載しており、信号読み出し回路に受光部用の窓などを形成する必要は全くない。

30 **②接続のための電極パッドが上下に重なるため、その分** モジュール面積が減り、小型化できる。

【図面の簡単な説明】

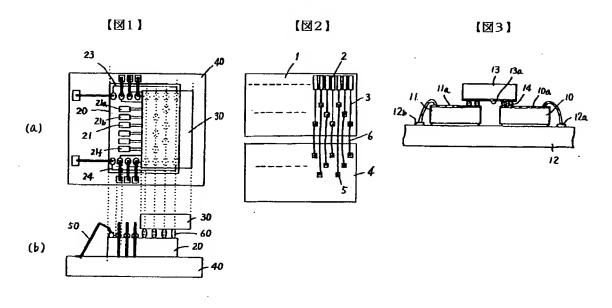
【図1】本発明に係るフォトダイオードアレイモジュールの一実施例を示す構成図

【図2】従来のフォトダイオードアレイモジュールの一 例を示す構成図

【図3】半田バンプを用いたフリップチップボンディングを利用する場合の一例を示す構成図である。

【符号の説明】

- 10 20 フォトダイオードアレイ
 - 21 受光部
 - 22 引出し線
 - 23,24 配線パターン
 - 30 信号読み出し回路
 - 40 プリント基板
 - 50 ボンディングワイヤ
 - 60 半田バンプ



20: フォトダイオードアレイ

21: 受允率

22: 引出し線

23.24: 配物パターン

50: 留ち製み造し開始 45: 25:2000

50: #YT47894+

68: **48**477